

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2002 EPO. All rts. reserv.

8966814

Basic Patent (No,Kind,Date): JP 1267520 A2 891025 <No. of Patents: 001>

DISPLAY DEVICE (English)

Patent Assignee: SEIKO EPSON CORP

Author (Inventor): MATSUEDA YOJIRO

IPC: *G02F-001/133; G09F-009/30; G09G-003/36

JAPIO Reference No: 140027P000067

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
JP 1267520	A2	891025	JP 8896228	A	880419 (BASIC)

Priority Data (No,Kind,Date):

JP 8896228 A 880419

CONSTITUTION: An electro-optic material is held in place between an active matrix substrate having the plural active elements per picture element and a counter substrate. The holding capacities 5, 6 are provided to the respective picture elements and are so constituted that a part of the holding capacities 5, 6 of the respective picture elements can be separated at need. A part of the holding capacities are simultaneously cut at the time of cutting the defective active elements. The same transmittance as the transmittance of the normal picture elements is, therefore, obtained by optimizing the size of the capacities to be cut. The picture element defect is thereby completely relieved.

⑫ 公開特許公報(A) 平1-267520

⑤ Int. Cl.⁴

識別記号

庁内整理番号

④ 公開 平成1年(1989)10月25日

G 02 F 1/133

3 2 7

7370-2H

G 09 F 9/30

3 4 3

E-7335-5C

G 09 G 3/36

8621-5C 審査請求 未請求 請求項の数 3 (全5頁)

⑬ 発明の名称 表示装置

⑭ 特 願 昭63-96228

⑮ 出 願 昭63(1988)4月19日

⑯ 発 明 者 松 枝 洋 二 郎 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

⑰ 出 願 人 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号

⑱ 代 理 人 弁理士 上柳 雅智 外1名

明 細 書

1. 発明の名称

表示装置

2. 特許請求の範囲

(1) 1画素あたり複数の能動素子を備えたアクティブマトリクス基板と対向基板との間に電気光学材料を挟持して成る表示装置において、前記各画素に保持容量を備え、前記各画素の保持容量の一部を必要に応じて分離できることを特徴とする表示装置。

(2) 前記能動素子に薄膜トランジスタ(以下TFTと略記)を用いたことを特徴とする第1項記載の表示装置。

(3) 1画素あたりN個のTFTを備え、1画素あたりの電気光学材料の容量をC0、保持容量をCs、i番目のTFTのゲート・ドレイン間容量をCi、残りN-1個のTFTのゲート・ドレイン間容量をC_{n-1}とすると、(C0 + Cs) ×

Ci / (Ci + C_{n-1}) に相当する前記保持容量を必要に応じて分離できることを特徴とする第1項または第2項記載の表示装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明はアクティブマトリクス型の表示装置に関する。特に、冗長性を持たせた画素の欠陥救済方式に関する。

〔従来の技術〕

従来の、冗長方式を用いたアクティブマトリクス方式の表示装置の例としては、「ジャパン・ディスプレイ86、P208-209、小倉他」等がある。第2図は能動素子にTFTを用いた場合の回路図の例で、信号線X_nと走査線Y_nの交点に2つのTFT11、12があり、液晶の容量17に画像信号を書き込む。

〔発明が解決しようとする課題〕

しかし、前述の従来技術には以下に述べるような課題がある。第2図において、TFT11、12のゲート・ドレイン間容量13、14の大きさをそれぞれC3、C4とし、液晶容量17の大きさをC0とする。走査線Ynが選択から非選択状態になるとき、走査線Ynの電位の変化量をVGとすると、P点すなわち画素電極の電位は、

$$\Delta V0 = VG \times (C3 + C4) / (C3 + C4 + C0)$$

で表される電圧だけ変化する。一方、TFT12が不良であることが判明し、TFT12を切断してTFT11のみで駆動する場合には、この電圧は、

$$\Delta V1 = VG \times C3 / (C3 + C0)$$

となる。 $\Delta V0 \neq \Delta V1$ であるから、TFT1個で駆動する場合とTFT2個で駆動する場合とは、画素に印加される電圧が異なる。特に、中間調表示においては透過率の差が顕著である。従って、冗長方式を用いても画素欠陥を救済できない。

本発明の表示装置はこの様な課題を解決するも

に液晶を用い、各画素に2つのTFT1、2を配置した冗長方式を採用している。これら2つのTFTはソース電極が共通の信号線Xmに、ゲート電極が共通の走査線Ynに、ドレイン電極が共通の画素電極P点に接続されているため、電気的に等価である。7は液晶の容量で、5、6は保持容量である。

一般に、アクティブマトリクス方式の表示装置には数万～数百万もの能動素子が大面积に配置されるため、無欠陥で作製するのがきわめて困難である。しかし、隣接する2つの能動素子が共に不良となる確率は非常に低いため、本実施例のような冗長方式を採用すれば、不良素子を切断して不良画素を救済することができる。第1図においてTFT1、2のゲート・ドレイン間の容量3、4の大きさをそれぞれC3、C4、保持容量5、6の大きさをそれぞれC5、C6、液晶容量7の大きさをC7とする。簡単のためTFT1、2のサイズが等しく

$$C3 = C4 \quad \dots (1)$$

のであり、その目的とするところは不良能動素子を切断し、画素欠陥を救済できるようにすることである。

【課題を解決するための手段】

本発明の表示装置は、各画素に保持容量を備え、前記各画素の保持容量の一部を必要に応じて分給できることを特徴とする。

【作用】

本発明の上記の構成によれば、不良能動素子を切断する場合、保持容量の一部を同時に切断する。この時、切断する容量の大きさを最適化することにより、正常な画素と同じ透過率を得ることができる。すなわち画素欠陥を完全に救済できる。

【実施例1】

本実施例を以下図面に基づいて説明する。第1図は本発明の表示装置の回路図の例である。本実施例では能動素子にTFTを用い、電気光学材料

であり、保持容量については

$$C5 = C6 + C7 \quad \dots (2)$$

の関係が成り立つとする。また、TFTの書き込み能力は1個で十分であるとする。この時、以下の順序で画素欠陥を救済する。まず、電気的あるいは光学的に不良TFTのアドレスを求める。次に、その不良TFTを切断するとともにその画素の保持容量C5を切断する。ここで、C5を切断することにより、TFT1個で駆動する画素とTFT2個で駆動する画素に同じ電圧を印加でき、不良画素が全く正常な画素となることを説明する。走査線Ynが選択から非選択状態になる時、TFTのゲート・ドレイン間容量C3、C4と保持容量C5、C6及び液晶容量C7の間の容量分割によって画素電極Pの電位はある電圧だけシフトする。この電圧は

$$\Delta V0 = VG \times (C3 + C4) / (C3 + C4 + C5 + C6 + C7) \quad \dots (3)$$

で表される。ここでVGは走査線Yの電位の変化量である。一方、TFT1が不良であることが判

明しTFT1とC5を切断した場合のこの電圧は、

$$\Delta V1 = VG \times C4 / (C4 + C6 + C7) \quad .$$

... (4)

で表される。また、TFT2が不良であることが判明しTFT2とC5を切断した場合のこの電圧は、

$$\Delta V2 = VG \times C3 / (C3 + C6 + C7) \quad .$$

... (5)

で表される。(1)、(2)、(3)、(4)、(5)から、

$$\Delta V0 = \Delta V1 = \Delta V2 \quad . . . (6)$$

が得られる。これは、TFT1個で駆動する画素とTFT2個で駆動する画素に同じ電圧を印加できることを示す。すなわち、不良画素を全く正常な画素にすることができるのである。

一般に、1画素あたりN個の能動素子を備えた表示装置において、1画素あたりの電気光学材料の容量をC0、保持容量をCs、i番目の能動素子のゲート・ドレイン間容量をCi、残りN-1個の能動素子のゲート・ドレイン間容量をCn-

1とする。もし、 $(C0 + Cs) \times Ci / (Ci + Cn-1)$ に相当する前記保持容量を必要に応じて分類できれば、i番目の能動素子を分類して残りN-1個の能動素子で画素を駆動しても、N個の能動素子で駆動する場合と同じ電圧を印加できる。

第3図は、表示装置の1画素分の平面図の例である。信号線28と走査線25との交点に2つの能動素子21、22があり、画素電極30に接続されている。27は共通電極で、絶縁膜を介して画素電極30との間で保持容量を形成する。また、画素電極30は、電気光学材料を介して対向電極との間にも容量を形成する。能動素子21が不良であることが判明した場合には、23の部分レーザー・トリミング等を用いて切断し、同時に29の部分も切断して共通電極の一部28を分離する。同様に能動素子22が不良であることが判明した場合には、24と29の部分も切断する。基板にガラスや石英等を用い、能動素子にTFTを用い、画素電極30と共通電極27にITO等の

透明導電膜を用いれば、透過型の表示装置となり、シリコン基板とMOSFETを用い、アルミニウム等の金属を画素電極に用いれば、反射型の表示装置となる。また、他の保持容量の形成方法としてはMOS容量を用いることもできる。

【実施例2】

本実施例を以下図面に基づいて説明する。第4図は本発明の表示装置の回路図の第2の例である。本実施例では能動素子にTFTを用い、電気光学材料に液晶を用い、各画素に2つのTFT31、32を配置し、さらに信号線も2本配置した冗長方式を採用している。これら2つのTFTは、ゲート電極が共通の走査線Ynに、ドレイン電極が共通の画素電極P点に接続されているが、ソース電極はそれぞれ信号線X2n-1、X2nに接続されている。液晶容量37の大きさをC37、保持容量35、36の大きさをそれぞれC35、C36、TFTのソース・ドレイン間容量33、34の大きさをそれぞれC33、C34とする。こ

れらの間に

$$C33 = C34 \quad . . . (7)$$

$$C35 = C36 + C37 \quad . . . (8)$$

の関係が成り立てば、第1の実施例と同様にして不良画素を救済できる。

本実施例においては、信号線にも冗長性があるため、次の2つの特徴がある。第1の特徴は、不良TFTのアドレスを簡単に正確に求めることができるという点である。電氣的に求める方法としては各画素電極に直接プロービングする方法と、信号線及び走査線に適切な信号を与え間接的に求める方法がある。また光学的に求める方法としては、完成体において、奇数番目の信号線のみを用いて表示させた場合と、偶数番目の信号線のみを用いて表示させた場合とを比較すれば極めて簡単に求められる。第2の特徴は、信号線の断線や信号線と走査線間の短絡が救済されるという点である。2本の信号線X2n-1とX2nの終端を短絡し同じ信号を与えてやれば、2箇所以上で断線していない限り自動的に断線は救済される。また、

信号線と走査線が短絡している場合には、短絡部の前後で信号線を切断すると、同様にして救済される。

第5図は、表示装置の1画素分の平面図の例である。信号線46と走査線45との交点に能動素子41が、信号線51と走査線45との交点に能動素子42があり、画素電極50に接続されている。47は共通電極で、絶縁膜を介して画素電極50との間で保持容量を形成する。また、画素電極50は、電気光学材料を介して対向電極との間にも容量を形成する。能動素子41が不良であることが判明した場合には、43の部分レーザー・トリミング等を用いて切断し、同時に49の部分も切断して共通電極の一部48を分離する。同様に能動素子42が不良であることが判明した場合には、44と49の部分も切断する。

【発明の効果】

以上述べたように本発明の表示装置は、各画素に設けられた複数の能動素子のうち不良素子を切

断すると共に、保持容量の一部を切断することで画素に印加される電圧の調整を行い、不良画素を完全に救済できる。従って、歩留まりが飛躍的に向上し、無欠陥の表示装置が低コストで作製できる。また、画面の均一性も大幅に改善し、画面の大型化や高密度化が容易となる。中間調を含むデータ表示等においても厳密な表示が可能となる。

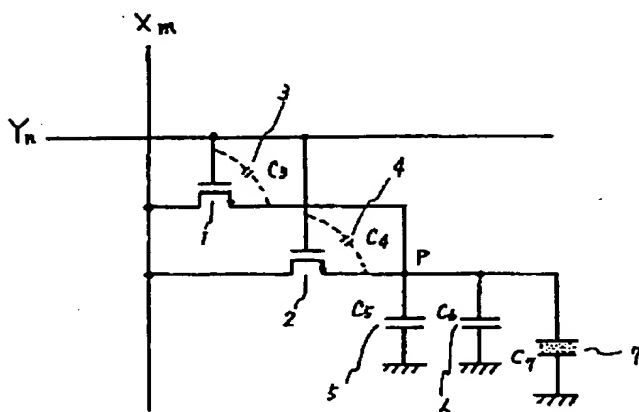
4. 図面の簡単な説明

第1図、第4図は表示装置の回路図。第2図は従来の表示装置の回路図。第3図、第5図は表示装置の平面図。

- | | |
|-----------|---------------------|
| 1、2、31、32 | ... TFT |
| 3、4、33、34 | ... ゲート・ドレイン
間容量 |
| 5、6、35、36 | ... 保持容量 |
| 7、37 | ... 液晶容量 |

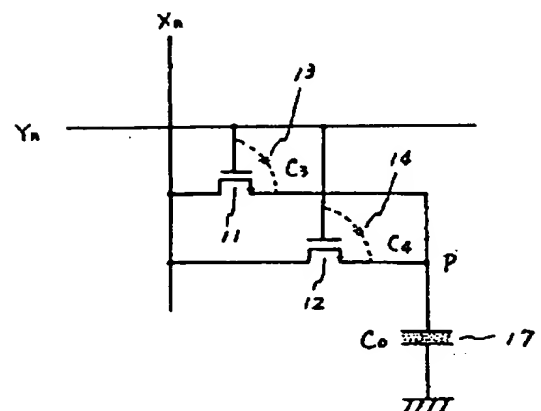
以上

出願人 セイコーエプソン株式会社
代理人 井理士 上柳雅智(他1名)

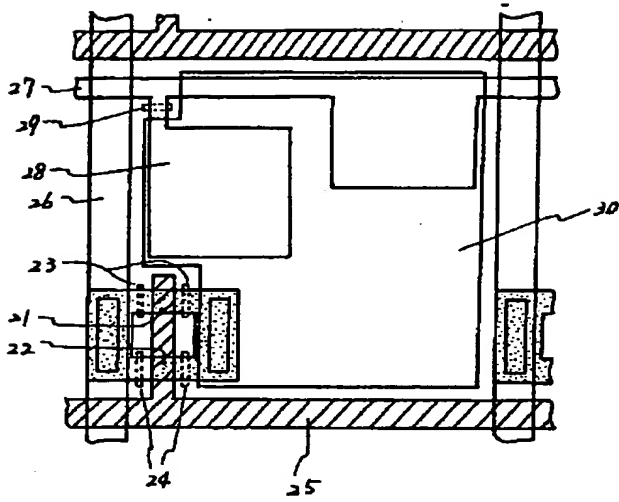


- | | |
|-----|-------------------|
| 1、2 | ... TFT |
| 3、4 | ... ゲート・ドレイン電極間容量 |
| 5、6 | ... 保持容量 |
| 7 | ... 液晶容量 |

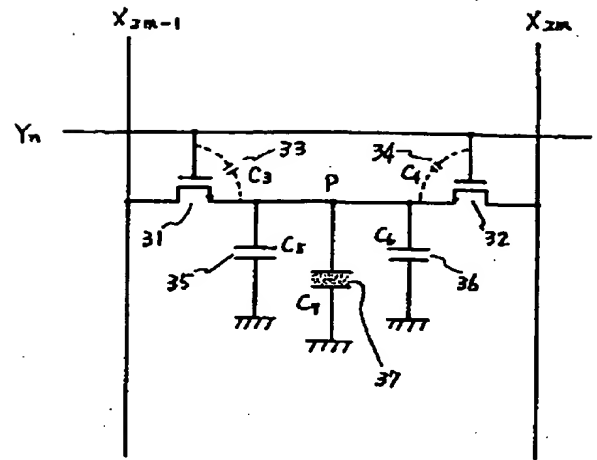
第1図



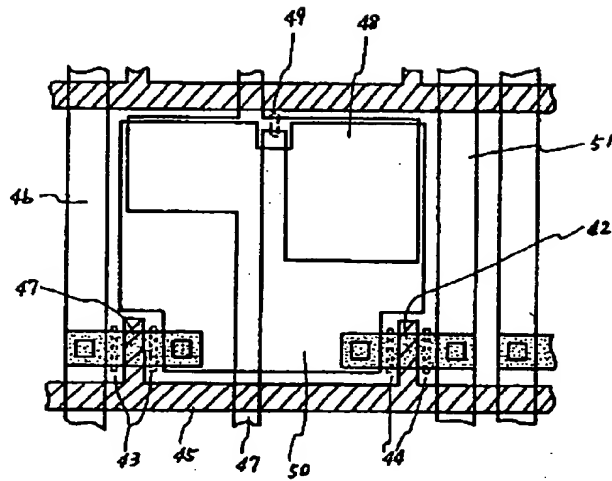
第2図



第 3 図



第 4 図



第 5 図